

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

## KOREAN PATENT ABSTRACTS

(11)Publication number: **1020020076449 A**  
 (43)Date of publication of application: **11.10.2002**

(21)Application number: **1020010016296**  
 (22)Date of filing: **28.03.2001**

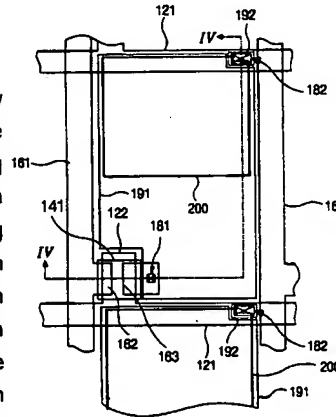
(71)Applicant: **LG.PHILIPS LCD CO., LTD.**  
 (72)Inventor: **HWANG, GWANG JO  
KIM, U HYEON**

(51)Int. Cl **G02F 1/136**

(54) ARRAY BOARD FOR LIQUID CRYSTAL DISPLAY AND METHOD FOR MANUFACTURING THE SAME

(57) Abstract:

PURPOSE: An array board for a liquid crystal display and a method for manufacturing the same are provided to prevent an aperture rate from being lowered with increasing storage capacity of a capacitor and improve definition by increasing capacity of a storage capacitor. CONSTITUTION: An array board for a liquid crystal display includes an insulating board, a gate wiring(121) and a data wiring(161) crossing with each other on the insulating board for defining pixel areas, a thin film transistor connected to the gate wiring and the data wiring, a protective layer protecting the gate wiring and the data wiring and the upper part of the thin film transistor, a capacitor electrode(200) made of a transparent conductive material on the upper part of the protective layer and connected with the gate wiring, an overcoat layer covering the capacitor electrode, and a pixel electrode(191) made of a transparent conductive material on a pixel area of the upper part of the overcoat layer and connected with the thin film transistor and overlapping with the capacitor electrode.



copyright KIPO 2003

## Legal Status

Date of request for an examination (20010328)

Notification date of refusal decision ( )

Final disposal of an application (registration)

Date of final disposal of an application (20031217)

Patent registration number (1004135120000)

Date of registration (20031218)

Number of opposition against the grant of a patent ( )

Date of opposition against the grant of a patent ( )

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup> (11) 공개번호 특2002-0076449  
G02F 1/136 (43) 공개일자 2002년10월11일

(21) 출원번호 10-2001-0016296  
(22) 출원일자 2001년03월28일  
(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지  
(72) 발명자 황광조  
경기도안양시동안구달안동셋별한양아파트301-1601  
김우현  
서울특별시서대문구신촌동1-18번지202호  
(74) 대리인 정원기

심사청구 : 있음

(54) 액정 표시 장치용 어레이 기판 및 그의 제조 방법

요약

본 발명은 액정 표시 장치용 어레이 기판 및 그 제조 방법에 관한 것이다.

액정 표시 장치용 어레이 기판은 액정 캐패시터에 인가된 전압을 다음 신호까지 유지하기 위해 스토리지 캐패시터를 포함해야 되는데, 강유전성 액정을 이용한 액정 표시 장치용 어레이 기판과 같이 대용량의 스토리지 캐패시터가 요구될 경우 또는, 스토리지 캐패시터가 차지하는 면적비가 큰 고해상도 액정 표시 장치용 어레이 기판에서, 캐패시터의 용량을 증가시키기 위해 캐패시터 전극의 면적을 크게 하면, 캐패시터 전극은 불투명 물질로 이루어지므로 개구율이 낮아지는 문제가 발생한다.

본 발명에서는 스토리지 캐패시터의 전극을 투명 도전 물질로 형성함으로써, 캐패시터 전극의 면적을 크게 하여 캐패시터의 축전용량을 증가시키면서도 개구율이 저하되는 것을 방지할 수 있다. 또한, 스토리지 캐패시터의 용량이 증가되므로 액정 캐패시터에서의 전압 강하를 감소시켜 화질을 향상시킬 수도 있다.

한편, 컬러필터를 어레이 기판 상에 형성할 경우에는 개구율을 더욱 향상시킬 수 있으며, 액티브층과 소스 및 드레인 전극을 한번의 사진 식각 공정으로 형성하여 공정수를 감소시킬 수도 있다.

대표도

도3

색인어

스토리지 캐패시터, 전압강하, 개구율, 컬러필터, 4마스크

명세서

도면의 간단한 설명

- 도 1은 종래의 액정 표시 장치용 어레이 기판의 평면도.
- 도 2는 도 1에서 II-II선을 따라 자른 단면도.
- 도 3은 본 발명에 따른 액정 표시 장치용 어레이 기판의 평면도.
- 도 4는 도 3에서 IV-IV선을 따라 자른 단면도.
- 도 5a 내지 도 5f는 본 발명에 따라 어레이 기판을 제조하는 과정을 도시한 단면도.
- 도 6은 본 발명의 제 2 실시예에 따른 어레이 기판의 단면도.
- 도 7a 내지 도 7e는 본 발명의 제 2 실시예에 따른 어레이 기판의 제조 과정을 도시한 단면도.
- 도 8은 본 발명의 제 3 실시예에 따른 어레이 기판의 평면도.
- 도 9는 도 8에서 IX-IX선을 따라 자른 단면도.

도 10a 내지 도 10f는 본 발명의 제 3 실시예에 따라 어레이 기판을 제조하는 과정을 도시한 단면도.

도 11은 본 발명의 제 4 실시예에 따른 어레이 기판의 단면도.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 더욱 상세하게는 액정 표시 장치용 어레이 기판 및 그 제조 방법에 관한 것이다.

최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시장치(flat panel display)의 필요성이 대두되었는데, 이 중 액정 표시 장치(liquid crystal display)가 해상도, 컬러표시, 화질 등에서 우수하여 노트북이나 데스크탑 모니터에 활발하게 적용되고 있다.

일반적으로 액정 표시 장치는 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

이러한 액정 표시 장치에서 하부 기판에는 화소 전극 및 화소 전극에 신호를 인가하는 박막 트랜지스터가 행렬 형태로 배열되어 있고, 상부 기판에는 공통 전극이 형성되어 있다.

하부 기판의 화소 전극은 상부 기판의 공통 전극과 함께 액정 캐패시터를 이루는데, 액정 캐패시터(liquid crystal capacitor)에 인가된 전압은 다음 신호가 들어올 때까지 유지되지 못하고 누설되어 사라진다. 따라서, 인가된 전압을 유지하기 위해 스토리지 캐패시터(storage capacitor)를 액정 캐패시터에 연결해야 한다. 이러한 스토리지 캐패시터는 신호 유지 이외에도 게조 표시의 안정, 플리커 감소 및 잔상효과 감소 등의 장점을 가진다.

스토리지 캐패시터는 두 가지 방법으로 형성할 수 있는데, 스토리지 캐패시터용 전극을 별도로 형성하여 공통 전극과 연결하여 사용하는 방식과, n-1번째 게이트 배선의 일부를 n번째 화소의 스토리지 캐패시터의 전극으로 사용하는 방식이 있다. 전자를 스토리지 온 커먼(storage on common) 방식 또는 독립 스토리지 캐패시터 방식이라 하고, 후자를 스토리지 온 게이트(storage on gate) 또는 전단 게이트(previous gate) 방식이라 한다.

이 중 스토리지 온 게이트 방식을 이용한 종래의 액정 표시 장치용 어레이 기판에 대하여 도 1 및 도 2에 도시하였다.

도 1은 종래의 액정 표시 장치용 어레이 기판에 대한 평면도이고, 도 2는 도 1에서 II-II선을 따라 자른 단면도이다.

도 1 및 도 2에 도시한 바와 같이, 기판(10) 위에 가로 방향의 게이트 배선(21)과 게이트 배선(21)에 연결된 게이트 전극(22) 및 제 1 캐패시터 전극(25)이 형성되어 있다.

게이트 배선(21)과 게이트 전극(22) 및 제 1 캐패시터 전극(25) 상부에는 게이트 절연막(30)이 형성되어 이들을 덮고 있다.

게이트 전극(22) 상부의 게이트 절연막(30) 위에는 액티브층(41)과 오믹 콘택층(51, 52)이 순차적으로 형성되어 있다.

그 위에 세로 방향의 데이터 배선(61)과 게이트 전극(22)을 중심으로 마주 대하고 있는 소스 및 드레인 전극(62, 63), 그리고 제 1 캐패시터 전극(25)과 중첩되어 있는 제 2 캐패시터 전극(65)이 형성되어 있다. 데이터 배선(61)은 게이트 배선(21)과 교차하여 화소 영역을 정의하며, 제 2 캐패시터 전극(65)은 제 1 캐패시터 전극(25)과 함께 스토리지 캐패시터를 형성한다.

데이터 배선(61)과 소스 및 드레인 전극(62, 63), 제 2 캐패시터 전극(65) 상부에는 보호층(70)이 형성되어 있고, 보호층(70)은 드레인 전극(63)과 제 2 캐패시터 전극(65)을 각각 드러내는 제 1 및 제 2 콘택층(71, 72)을 가진다.

보호층(70) 상부의 화소 영역에는 투명 도전 물질로 이루어진 화소 전극(81)이 형성되어 있는데, 화소 전극(81)은 전단의 게이트 배선(21)과 중첩하며, 제 1 및 제 2 콘택층(71, 72)을 통해 드레인 전극(63) 및 제 2 캐패시터 전극(65)과 각각 연결되어 있다.

이러한 어레이 기판을 이용한 액정 표시 장치에서는 게이트 배선을 스토리지 캐패시터의 전극으로 이용하므로 개구율의 감소 정도가 작으며, 또한 배선간의 교차점이 적기 때문에 수율이 높은 장점이 있다.

스토리지 캐패시터의 용량이 증가할수록 액정 캐패시터에서의 전압강하( $\Delta V_p$ ; voltage drop) 값은 감소된다.

그러므로 스토리지 캐패시터의 용량을 크게 하는 것이 좋은데, 스토리지 캐패시터 용량이 커야하는 강유전성 액정(ferroelectric liquid crystal)을 이용한 액정 표시 장치나 높은 화소 밀도를 가지는 고해상도 액정 표시 장치에서는 스토리지 캐패시터가 차지하는 면적비가 커서 화소의 개구율을 감소시킨다. 특히, 고해상도 액정 표시 장치에서는 화소 밀도가 조밀하게 되므로 화소 크기가 감소하게 되는데, 이에 따라 액정 캐패시터와 스토리지 캐패시터의 용량도 작아지게 되어 액정 캐패시터에서의 전압강하( $\Delta V_p$ )

값이 증가하기 때문에, 스토리지 캐패시터의 용량을 증가시켜 화질의 악화를 방지하도록 해야 한다.

캐패시터의 용량을 증가시키기 위해 캐패시터 전극의 면적을 크게 할 수 있는데, 캐패시터의 전극은 불투명한 금속 물질로 이루어지므로 액정 표시 장치의 개구율이 감소하는 문제가 생긴다.

#### 발명이 이루고자하는 기술적 과제

본 발명은 상기한 종래의 문제점을 해결하기 위해 안출된 것으로서, 본 발명의 목적은 대용량의 스토리지 캐패시터를 확보하면서 개구율의 저하를 방지할 수 있는 액정 표시 장치용 어레이 기판 및 그의 제조 방법을 제공하는 것이다.

#### 발명의 구성 및 작용

상기한 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치용 어레이 기판에서는 절연 기판 상에 교차하여 화소 영역을 정의하는 게이트 배선과 데이터 배선이 형성되어 있고, 스위칭 소자인 박막 트랜지스터가 게이트 배선 및 데이터 배선에 연결되어 있다. 게이트 배선과 데이터 배선 및 박막 트랜지스터 상부에는 보호층이 형성되어 있고, 그 위에 투명 도전 물질로 이루어지고, 게이트 배선과 연결되어 있는 캐패시터 전극이 형성되어 있다. 오버코트층이 캐패시터 전극을 덮고 있으며, 오버코트층 상부의 화소 영역에는 투명 도전 물질로 이루어지고 박막 트랜지스터와 연결되며, 캐패시터 전극과 중첩하는 화소 전극이 형성되어 있다.

여기서, 보호층은 적, 녹, 청의 색이 화소 전극에 대응하여 순차적으로 배열되는 컬러필터로 이루어질 수 있다.

또한, 캐패시터 전극은 인듐-틴-옥사이드와 인듐-징크-옥사이드 중의 어느 하나로 이루어질 수도 있다.

한편, 오버코트층은 보호층 및 게이트 절연막과 함께 캐패시터 전극 및 게이트 배선의 일부를 드러내는 콘택홀을 포함하며, 콘택홀 상부에 캐패시터 전극 및 게이트 배선과 접촉하는 도전 패턴을 더 포함할 수 있다. 이때, 도전 패턴은 화소 전극과 같은 물질로 이루어질 수도 있다.

본 발명에 따른 액정 표시 장치용 어레이 기판의 제조 방법에서는 기판을 구비하고, 기판 상에 게이트 배선 및 게이트 전극을 형성한다. 이어, 게이트 배선 및 게이트 전극 상부에 게이트 절연막을 형성하고, 게이트 전극 상부의 게이트 절연막 상에 액티브층 및 오믹 콘택홀을 형성한다. 다음, 오믹 콘택홀 상부에 소스 및 드레인 전극과 데이터 배선을 형성하고, 그 위에 보호층을 형성한 다음, 보호층 상부에 투명 도전 물질로 이루어진 캐패시터 전극을 형성한다. 이어, 캐패시터 전극 상부에, 보호층 및 게이트 절연막과 함께 드레인 전극을 드러내는 제 1 콘택홀과 캐패시터 전극 및 게이트 배선을 드러내는 제 2 콘택홀을 가지는 오버코트층을 형성한다. 다음, 오버코트층 상부에 투명 도전 물질로 이루어지고, 제 1 콘택홀을 통해 드레인 전극과 연결되며 캐패시터 전극과 중첩하는 화소 전극, 그리고 제 2 콘택홀을 통해 캐패시터 전극 및 게이트 배선에 연결되는 도전 패턴을 형성한다.

여기서, 보호층은 적, 녹, 청의 색이 화소 전극에 대응하여 순차적으로 배열되는 컬러필터로 이루어질 수 있다.

한편, 액티브층과 오믹 콘택홀을 형성하는 단계는 데이터 배선을 형성하는 단계와 동일한 사진 식각 공정에서 이루어질 수 있다.

이때의 사진 식각 공정은 감광막을 이용하여 노광 및 현상, 식각하는 공정을 포함하며, 노광 공정에 이용되는 마스크는 소스 및 드레인 전극의 사이에 대응하는 부위에 다수의 슬릿 패턴을 가질 수도 있으며, 또는 소스 및 드레인 전극의 사이에 대응하는 부위에 반투과막을 가질 수도 있다.

이와 같이, 본 발명에서는 캐패시터 전극을 투명 도전 물질로 형성하여 캐패시터의 충전용량을 증가시키면서 개구율이 저하되는 것을 방지할 수 있고, 컬러필터를 어레이 기판에 형성할 경우에는 개구율이 더욱 증가되며, 액티브층과 소스 및 드레인 전극을 한번의 사진 식각 공정으로 형성하여 공정수를 감소시킴으로써 제조 비용을 줄일 수도 있다.

이하, 첨부한 도면을 참조하여 본 발명의 실시예에 따른 액정 표시 장치용 어레이 기판 및 그 제조 방법에 대하여 상세히 설명한다.

도 3은 본 발명의 실시예에 따른 액정 표시 장치용 어레이 기판의 평면도이고, 도 4는 도 3에서 IV-IV선을 따라 자른 단면도이다.

도 3 및 도 4에 도시한 바와 같이, 투명한 절연 기판(110) 위에 금속과 같은 물질로 이루어진 가로 방향의 게이트 배선(121)과 게이트 배선(121)에 연결된 게이트 전극(122)이 형성되어 있다. 여기서는 게이트 전극(122)이 게이트 배선(121)의 분지로 이루어져 있으나, 게이트 전극(122)은 게이트 배선(121)의 일부로 이루어질 수도 있다.

게이트 배선(121) 및 게이트 전극(122)의 상부에는 실리콘 질화막( $\text{SiN}_x$ )이나 실리콘 산화막( $\text{SiO}_2$ )으로 이루어진 게이트 절연막(130)이 형성되어 있다.

게이트 전극(122) 상부의 게이트 절연막(130) 위에는 비정질 실리콘으로 이루어진 액티브층(141)과 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택홀(151, 152)이 순차적으로 형성되어 있다.

다음, 오믹 콘택홀(151, 152) 상부에는 금속과 같은 도전 물질로 이루어진 데이터 배선(161)과 소스 및 드레인 전극(162, 163)이 형성되어 있다. 데이터 배선(161)은 세로 방향으로 연장되어 게이트

배선(121)과 교차함으로써 화소 영역을 정의하고, 소스 및 드레인 전극(162, 163)은 게이트 전극(122)을 중심으로 마주 대하고 있으며 게이트 전극(122)과 함께 박막 트랜지스터를 이룬다.

데이터 배선(161)과 소스 및 드레인 전극(162, 163) 상부에는 무기절연막이나 유기절연막으로 이루어진 보호층(170)이 형성되어 있다.

보호층(170) 위에는 투명 도전 물질로 이루어지고, 게이트 배선(121)과 일부 중첩하는 캐패시터 전극(200)이 형성되어 있다.

이와 같이, 캐패시터 전극(200) 상부에는 실리콘 질화막과 같은 물질로 이루어진 오버코트층(180)이 형성되어 있는데, 오버코트층(180)은 보호층(170)과 함께 드레인 전극(163)을 일부 드러내는 제 1 콘택홀(181)을 가지며, 또한 보호층(170) 및 게이트 절연막(130)과 함께 게이트 배선(121) 및 캐패시터 전극(200)을 동시에 드러내는 제 2 콘택홀(182)을 가진다.

오버코트층(180) 상부에는 투명 도전 물질로 이루어진 화소 전극(191) 및 도전 패턴(192)이 형성되어 있다. 화소 전극(191)은 화소 영역에 위치하며 게이트 배선(121) 및 캐패시터 전극(200)과 중첩한다. 그리고, 제 1 콘택홀(181)을 통해 드레인 전극(163)과 연결되어 있으며, 캐패시터 전극(200)의 우측 상단을 일부 드러낸다. 도전 패턴(192)은 제 2 콘택홀(182) 상에 위치하여 제 2 콘택홀(182)을 통해 캐패시터 전극(200) 및 게이트 배선(121)과 접촉함으로써, 게이트 배선(121)의 신호가 캐패시터 전극(200)에 전달되도록 한다.

이와 같이, 본 발명에서는 화소 전극(191)과 중첩하는 캐패시터 전극(200)을 투명 도전 물질로 형성하고, 게이트 배선(121)의 신호가 캐패시터 전극(200)에 전달되도록 함으로써, 캐패시터 전극(200)과 화소 전극(191)으로 스토리지 캐패시터를 형성한다. 따라서, 본 발명에서는 캐패시터 전극(200)이 투명하기 때문에, 캐패시터 전극(200)의 면적을 넓게 형성하여 대용량의 스토리지 캐패시터를 형성하면서도, 개구율이 저하되는 것을 방지할 수 있다.

도 5a 내지 도 5f는 본 발명에 따른 액정 표시 장치용 어레이 기판의 제조 과정을 도시한 단면도로서, 도 3에서 IV-IV선을 따라 자른 단면에 해당한다.

도 5a에 도시한 바와 같이, 유리wafer와 같이 투명한 절연 기판(110) 상에 금속과 같은 물질로 게이트 배선(121) 및 게이트 전극(122)을 형성한다.

최근 액정 표시 장치의 대면적화 및 고해상도화가 요구됨에 따라 배선의 길이는 길어지고 폭은 좁아지므로 배선의 신호지연이 발생할 수 있다. 특히, 게이트 배선을 스토리지 캐패시터와 연결할 경우, 이에 따른 신호지연이 발생하여 화질이 저하될 수 있으므로, 게이트 배선(122)을 구리(Cu)와 같이 비교적 비저항이 작은 물질로 형성하여 이를 방지하는 것이 좋다. 이와 같이, 저저항 물질로 배선을 형성하여 배선의 폭을 감소시킬 경우, 화소의 면적이 넓어지므로 스토리지 캐패시터의 면적을 충분히 크게 하여 캐패시터의 충전용량을 향상시킬 수 있다.

이와 같이, 도 5b에 도시한 바와 같이 실리콘 질화막이나 실리콘 산화막과 같은 물질을 증착하여 게이트 절연막(130)을 형성하고, 그 위에 비정질 실리콘 및 불순물이 도핑된 비정질 실리콘을 순차적으로 증착한 후 패터닝하여 게이트 전극(122) 상부에 액티브층(141) 및 불순물 반도체층(153)을 형성한다.

다음, 도 5c에 도시한 바와 같이 금속과 같은 물질을 증착하고 패터닝하여 데이터 배선(도시하지 않음)과 소스 및 드레인 전극(162, 163)을 형성한다. 이어, 소스 및 드레인 전극(162, 163) 사이의 드러난 불순물 반도체층(153)을 식각하여 오믹 콘택홀(151, 152)을 완성한다. 이때, 데이터 배선과 소스 및 드레인 전극(162, 163)도 비교적 비저항이 작은 물질로 형성하여 신호 지연을 감소시킬 수 있으며, 그러한 물질로는 알루미늄이나 알루미늄 합금 등을 이용할 수 있다.

다음, 도 5d에 도시한 바와 같이 실리콘 질화막(SiNx)과 같은 무기절연막이나 벤조사이클로부텐(benzocyclobutene : BCB) 또는 아크릴(acryl) 계열로 이루어진 유기절연막을 증착하여 보호층(170)을 형성한다. 이어, 보호층(170) 상부에 투명 도전 물질로 캐패시터 전극(200)을 형성한다. 캐패시터 전극(200)은 게이트 배선(121)과 일부 중첩하며, 화소 전극 물질로 사용되는 인듐-틴-옥사이드(indium-tin-oxide : ITO)나 인듐-징크-옥사이드(indium-zinc-oxide : IZO)와 같은 투명 도전 물질로 이루어질 수 있다.

다음, 도 5e에 도시한 바와 같이 실리콘 질화막과 같은 물질을 증착하여 오버코트층(180)을 형성하고, 하부의 보호층(170) 및 게이트 절연막(130)과 함께 패터닝하여 드레인 전극(163)을 일부 드러내는 제 1 콘택홀(181)과 캐패시터 전극(200)의 우측 상단 및 게이트 배선(121)을 동시에 드러내는 제 2 콘택홀(182)을 형성한다.

이와 같이, 도 5f에 도시한 바와 같이 ITO나 IZO와 같은 투명 도전 물질을 증착하고 패터닝하여 화소 전극(191) 및 도전 패턴(192)을 형성한다. 여기서, 화소 전극(191)은 제 1 콘택홀(181)을 통해 드레인 전극(163)과 연결되고, 게이트 배선(121)과 중첩하며 제 2 콘택홀(182)을 드러낸다. 한편, 도전 패턴(192)은 제 2 콘택홀(182) 상부에 위치하여 제 2 콘택홀(182)을 통해 캐패시터 전극(200) 및 게이트 배선(121)과 연결되어 있어, 게이트 배선(121)의 신호가 캐패시터 전극(200)에 전달되도록 한다. 따라서, 캐패시터 전극(200)은 화소 전극(191)과 스토리지 캐패시터를 형성한다.

상기한 어레이 기판의 제조 방법에서, 각 층은 마스크를 이용한 사진 식각 공정으로 형성되고 사용되는 마스크의 수가 공정수를 대표하는데, 이러한 사진 식각 공정은 세정, 증착, 베이킹, 식각 등 여러 공정을 수반하고 있다. 따라서, 사진 식각 공정에 사용되는 마스크 수를 하나만 단축해도 제조 시간이 상당히 많이 줄어든다고 제조 비용을 감소시킬 수 있으므로, 마스크 수를 감소시켜 어레이 기판을 제조하는 것이 유리하다.

본 발명의 제 2 실시예에 따라 마스크의 수를 감소시켜 제조된 어레이 기판에 대하여 도 6에 도시하였다. 본 발명의 제 2 실시예는 앞선 제 1 실시예와 거의 유사한 구조를 가지므로 동일한 부분에 대한 설

명은 생략하기로 한다.

도 6에 도시한 바와 같이, 본 발명의 제 2 실시예에 따른 어레이 기판에서는 투명 도전 물질로 이루어진 캐패시터 전극(200)이 하부의 게이트 배선(121)과 연결되어 있으며, 액티브층(141)과 오믹 콘택층(151, 152) 그리고 소스 및 드레인 전극(162, 163)은 한번의 사진 식각 공정으로 형성되어 있다. 따라서, 오믹 콘택층(151, 152)은 소스 및 드레인 전극(162, 163)과 동일한 모양을 가지며, 액티브층(141)은 소스 및 드레인 전극(162, 163)의 사이 부분을 제외하고 소스 및 드레인 전극(162, 163)과 동일한 모양을 가진다.

이러한 어레이 기판에서 한번의 사진 식각 공정으로 액티브층과 소스 및 드레인 전극을 제조하는 과정을 도 7a 내지 도 7e에 도시하였다.

도 7a에 도시한 바와 같이, 기판(110) 위에 금속과 같은 물질로 게이트 배선(121) 및 게이트 전극(122)을 형성하고, 그 위에 게이트 절연막(130)과 비정질 실리콘(140) 및 불순물이 도핑된 비정질 실리콘(150)을 순차적으로 증착한다. 이어, 금속층(160)을 스퍼터링(sputtering)과 같은 방법으로 증착한 후, 그 위에 감광막(photo resist)(300)을 도포하고 노광을 실시한다.

이때, 사용되는 마스크(400)는 빛의 투과율이 다른 세 부분으로 나누어진다. 소스 및 드레인 전극(도 6의 162, 163)이 형성될 영역(A)에 대응하는 부분은 빛이 투과되지 않고, 박막 트랜지스터의 채널에 해당하는 소스 및 드레인 전극(162, 163)의 사이 영역(C)에 대응하는 부분은 빛이 일부만 투과되며, 그 외의 영역(B)에 대응하는 부분은 빛이 완전히 투과된다.

여기서, 마스크(400)의 A 영역에는 차광막(410)이 형성되어 있고, C 영역에는 노광기의 분해능보다 작은 간격을 가지는 슬릿 패턴(420)이 형성되어 있어, C 영역은 빛의 회절 현상에 의해 빛의 투과율이 작아지게 된다.

본 발명에서는, C 영역에 슬릿 패턴(420)이 형성되어 있는 마스크(400)를 이용하였으나, C 영역에 빛을 일부만 투과시키는 반투과막이 형성되어 있는 마스크를 이용할 수도 있다.

이어, 도 7b에 도시한 바와 같이 노광된 감광막(도 7a의 300)을 현상하여 서로 다른 두께를 가지는 감광막 패턴(310, 320)을 형성한다. 이때, 소스 및 드레인 전극이 형성될 영역(도 7a의 A)에 대응하는 부분에는 두꺼운 제 1 감광막 패턴(310)이 형성되고, 소스 및 드레인 전극 사이 영역(도 7a의 C)에 대응하는 부분에는 제 1 감광막 패턴(310)보다 작은 두께를 가지는 제 2 감광막 패턴(320)이 형성되며, 나머지 영역(도 7a의 B)에 대응하는 부분에는 감광막(도 7a의 300)이 모두 제거된다.

다음, 도 7c에 도시한 바와 같이 감광막 패턴(310, 320)으로 덮이지 않고 드러난 막들을 식각하여 금속층 패턴(165)과 불순물 반도체층(155) 및 액티브층(141)을 형성한다. 이때, 금속층(도 7b의 160)은 습식 식각 방법으로 식각하며, 불순물 비정질 실리콘층(도 7b의 150)과 비정질 실리콘층(도 7b의 140)은 건식 식각 방법으로 식각하는데, 금속층(160)도 건식 식각 방법으로 식각할 수 있다.

다음, 도 7d에 도시한 바와 같이 제 2 감광막 패턴(320)을 제거한다. 이때, 제 2 감광막 패턴(320)은 산소 플라즈마를 이용하여 제거할 수 있는데, 제 1 감광막 패턴(310)도 함께 제거되므로 제 1 감광막 패턴(310)의 두께가 작아진다.

다음, 도 7e에 도시한 바와 같이 드러난 금속층 패턴(도 7d의 165) 및 그 하부의 불순물 비정질 실리콘층(도 7d의 155)을 제거하여, 소스 및 드레인 전극(162, 163)과 오믹 콘택층(151, 152)을 형성한다. 여기서, 이 부분의 불순물 비정질 실리콘층(155)이 완전히 제거되어야 불량을 방지할 수 있으므로 과도 식각을 하게 되는데, 불순물 비정질 실리콘층과 비정질 실리콘층은 식각 선택비가 없으므로 액티브층(141)의 상부도 일부 제거될 수 있다.

이어, 남아 있는 제 1 감광막 패턴(310)을 제거한다.

다음, 제 1 실시예에서와 같이 데이터 배선과 소스 및 드레인 전극(도 7e의 162, 163) 상부에 보호층과 캐패시터 전극, 그리고 오버코트층 및 화소 전극을 차례로 형성한다.

이와 같이, 본 발명의 제 2 실시예에서는 캐패시터 전극을 투명 도전 물질로 형성하여, 스토리지 캐패시터의 용량을 증가시키면서 개구율이 저하되는 것을 방지할 수 있으며, 액티브층과 소스 및 드레인 전극을 한 번의 사진 식각 공정으로 형성하므로 공정수를 감소시켜 제조 비용 및 불량률의 발생을 줄일 수 있다.

한편, 이러한 어레이 기판을 이용한 액정 표시 장치는 하부의 어레이 기판을 제조하는 공정과 컬러필터 및 공통 전극을 포함하는 상부의 컬러필터 기판을 제조하는 공정, 그리고 제조된 두 기판의 배치와 액정 물질의 주입 및 봉지, 편광판 부착으로 이루어진 액정 셀(cell) 공정에 의해 형성된다.

여기서, 두 기판의 배치는 두 기판 중 어느 하나의 기판에 씰 패턴(seal pattern)을 형성하고, 동일 기판이나 다른 기판에 두 기판 사이의 간격을 유지하기 위한 스페이서를 산포한 다음, 컬러필터와 화소 전극이 일대일 대응되도록 두 기판을 배치하고 씰 패턴을 가압경화하여 합착함으로써 이루어진다.

그런데, 화소 전극과 컬러필터가 대응되도록 기판을 배치하는 과정에서 오정렬(misalign)이 발생하여, 이후 액정 표시 장치의 구동시 빛샘과 같은 불량이 생길 수 있다. 이를 방지하기 위해 상부 기판의 플렉 매트릭스 쪽을 넓게 형성할 수 있는데, 이러한 경우 개구율이 낮아지게 된다.

오정렬에 의해 개구율이 낮아지는 것을 방지하기 위한 방법으로 컬러필터를 어레이 기판 상에 형성할 수 있는데, 이러한 본 발명의 제 3 실시예에 대하여 도 8 및 도 9를 참조하여 설명한다.

도 8은 본 발명의 제 3 실시예에 따른 어레이 기판의 평면도이고, 도 9는 도 8에서 IX-IX선을 따라 자른 단면도이다.

도 8 및 도 9에 도시한 바와 같이, 투명한 절연 기판(110) 위에 금속과 같은 물질로 이루어진 가로 방향

의 게이트 배선(121)과 게이트 배선(121)에 연결된 게이트 전극(122)이 형성되어 있다.

게이트 배선(121) 및 게이트 전극(122)의 상부에는 실리콘 질화막이나 실리콘 산화막으로 이루어진 게이트 절연막(130)이 형성되어 있다.

게이트 전극(122) 상부의 게이트 절연막(130) 위에는 비정질 실리콘으로 이루어진 액티브층(141)과 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택층(151, 152)이 순차적으로 형성되어 있다.

다음, 오믹 콘택층(151, 152) 상부에는 금속과 같은 도전 물질로 이루어진 데이터 배선(161)과 소스 및 드레인 전극(162, 163)이 형성되어 있다. 데이터 배선(161)은 세로 방향으로 연장되어 게이트 배선(121)과 교차함으로써 화소 영역을 정의하고, 소스 및 드레인 전극(162, 163)은 게이트 전극(122)을 중심으로 마주 대하고 있으며 게이트 전극(122)과 함께 박막 트랜지스터를 이룬다.

데이터 배선(161)과 소스 및 드레인 전극(162, 163) 상부에는 컬러필터(210)가 형성되어 있는데, 컬러필터(210)는 적(R), 녹(G), 청(B)의 색이 순차적으로 반복되어 있고, 하나의 색이 하나의 화소 영역과 대응한다. 도시한 바와 같이, 컬러필터(210)는 게이트 배선(121) 및 데이터 배선(161)과 중첩되도록 하는 것이 좋으며, 이때, 게이트 배선(121) 및 데이터 배선(161)은 블랙 매트릭스로 이용될 수 있다.

컬러필터(210) 위에는 투명 도전 물질로 이루어지고, 게이트 배선(121)과 일부 중첩하는 캐패시터 전극(200)이 형성되어 있다.

이어, 캐패시터 전극(200) 상부에는 오버코트층(180)이 형성되어 있는데, 오버코트층(180)은 컬러필터(210)와 함께 드레인 전극(163)을 일부 드러내는 제 1 콘택홀(181)을 가지며, 또한 컬러필터(210) 및 게이트 절연막(130)과 함께 게이트 배선(121) 및 캐패시터 전극(200)을 동시에 드러내는 제 2 콘택홀(182)을 가진다.

오버코트층(180) 상부에는 투명 도전 물질로 이루어진 화소 전극(191) 및 도전 패턴(192)이 형성되어 있다. 화소 전극(191)은 화소 영역에 위치하며 게이트 배선(121) 및 캐패시터 전극(200)과 중첩하고, 제 1 콘택홀(181)을 통해 드레인 전극(163)과 연결되어 있으며, 캐패시터 전극(200)의 우측 상단을 일부 드러낸다. 도전 패턴(192)은 제 2 콘택홀(182) 상에 위치하여 제 2 콘택홀(182)을 통해 캐패시터 전극(200) 및 게이트 배선(121)과 접촉함으로써, 게이트 배선(121)의 신호가 캐패시터 전극(200)에 전달되도록 한다.

여기서는 데이터 배선(161) 상부에 바로 컬러필터(210)를 형성하였으나, 데이터 배선(161) 상부에 실리콘 질화막과 같은 물질로 보호층을 형성한 다음, 그 위에 컬러필터(210)를 형성할 수도 있다.

본 발명의 제 3 실시예에 따른 어레이 기판의 제조 과정을 도 10a 내지 도 10f에 도시하였는데, 도 10a 내지 도 10f는 도 8에서 IX-IX선을 따라 자른 단면에 해당한다. 본 발명의 제 3 실시예에 따른 어레이 기판의 제조 방법은 앞선 제 1 실시예와 거의 유사하므로, 유사한 부분에 대해서는 간략하게 설명하도록 한다.

도 10a에 도시한 바와 같이, 유리와 같이 투명한 절연 기판(110) 상에 금속과 같은 물질로 게이트 배선(121) 및 게이트 전극(122)을 형성한다.

이어, 도 10b에 도시한 바와 같이 실리콘 질화막이나 실리콘 산화막과 같은 물질을 증착하여 게이트 절연막(130)을 형성하고, 그 위에 비정질 실리콘 및 불순물이 도핑된 비정질 실리콘을 순차적으로 증착한 후 패터닝하여 게이트 전극(122) 상부에 액티브층(141) 및 불순물 반도체층(153)을 형성한다.

다음, 도 10c에 도시한 바와 같이 금속과 같은 물질을 증착하고 패터닝하여 데이터 배선(도시하지 않음)과 소스 및 드레인 전극(162, 163)을 형성한다. 이어, 소스 및 드레인 전극(162, 163) 사이의 드러난 불순물 반도체층(도 10b의 153)을 식각하여 오믹 콘택층(151, 152)을 완성한다.

다음, 도 10d에 도시한 바와 같이 적, 녹, 청의 색으로 이루어진 컬러필터(210)를 형성하는데, 하나의 색이 하나의 화소 영역에 위치하도록 한다. 다음, 컬러필터(210) 상부에 투명 도전 물질을 증착하고 패터닝하여 게이트 배선(121)과 일부 중첩하는 캐패시터 전극(200)을 형성한다. 캐패시터 전극(200)은 이후 형성되는 화소 전극과 함께 스토리지 캐패시터를 이룬다.

다음, 도 10e에 도시한 바와 같이 캐패시터 전극(200) 상부에 오버코트층(180)을 형성하고, 하부의 컬러필터(210) 및 게이트 절연막(130)과 함께 패터닝하여 드레인 전극(163)을 일부 드러내는 제 1 콘택홀(181)과 캐패시터 전극(200)의 우측 상단 및 게이트 배선(121)을 동시에 드러내는 제 2 콘택홀(182)을 형성한다. 이때, 오버코트층(180)은 실리콘 질화막과 같은 물질로 이루어질 수 있는데, 하부의 컬러필터가 손상되는 것을 방지하기 위해 실리콘 질화막의 형성 온도는 200℃ 이하로 하는 것이 바람직하다.

이어, 도 10f에 도시한 바와 같이 ITO나 IZO와 같은 투명 도전 물질을 증착하고 패터닝하여 화소 전극(191) 및 도전 패턴(192)을 형성한다. 여기서, 화소 전극(191)은 제 1 콘택홀(181)을 통해 드레인 전극(163)과 연결되고, 게이트 배선(121)과 중첩하여 캐패시터 전극(200)을 일부 드러낸다. 한편, 도전 패턴(192)은 제 2 콘택홀(182)을 통해 캐패시터 전극(200) 및 게이트 배선(121)과 연결되어 있어, 게이트 배선(121)의 신호가 캐패시터 전극(200)에 전달되도록 한다.

이와 같이, 본 발명의 제 3 실시예에서는 캐패시터 전극을 투명한 물질로 형성하여 스토리지 캐패시터의 충전용량을 증가시키면서 개구율이 저하되는 것을 방지할 수 있고, 또한 어레이 기판 상에 컬러필터를 형성하므로 오정렬이 발생하지 않는다. 따라서, 어레이 기판과 대응하는 상부 기판의 블랙 매트릭스 면적을 감소시킬 수 있기 때문에 개구율을 더욱 향상시킬 수 있다.

본 발명의 제 3 실시예에 따른 어레이 기판도 앞선 제 2 실시예에서와 마찬가지로 액티브층과 소스 및 드레인 전극을 한번의 사진 식각 공정으로 형성하여 공정수를 감소시킬 수 있다.

이러한 본 발명의 제 4 실시예에 따른 어레이 기판의 단면을 도 11에 도시하였다.



도 11에 도시한 바와 같이, 본 발명의 제 4 실시예에서는 어레이 기판 상에 컬러필터(210)가 형성되어 있고, 그 위에 투명 도전 물질로 이루어진 캐패시터 전극(200)이 형성되어 있다. 캐패시터 전극(200)은 화소 전극(191)과 같은 물질로 이루어진 도전 패턴(192)을 통해 게이트 배선(121)과 연결되어 있으며, 화소 전극(191)과 함께 스토리지 캐패시터를 이룬다. 여기서, 액티브층(141)과 소스 및 드레인 전극(162, 163)은 한번의 사진 식각 공정으로 형성되므로, 액티브층(141)은 소스 및 드레인 전극(162, 163) 사이 부분을 제외하고 소스 및 드레인 전극(162, 163)과 동일한 모양을 가진다.

제 4 실시예에 따른 어레이 기판의 제조 방법은 앞선 제 3 실시예와 거의 유사하며, 액티브층과 소스 및 드레인 전극을 형성하는 공정은 앞선 제 2 실시예와 같으므로 이에 대한 설명은 생략한다.

따라서, 본 발명의 제 4 실시예에서는 캐패시터 전극을 투명 도전 물질로 형성하여 스토리지 캐패시터의 용량을 증가시키면서 개구율의 저하를 방지하고, 어레이 기판 상에 컬러필터를 형성하여 개구율을 향상시킬 수 있으며, 액티브층과 소스 및 드레인 전극을 한번의 사진 식각 공정으로 형성하여 공정수를 감소시킬 수 있다.

본 발명은 상기한 실시예에 한정되지 아니하며, 본 발명의 정신을 벗어나지 않는 이상 다양한 변화와 변형이 가능하다.

### 발명의 효과

본 발명에 따른 액정 표시 장치용 어레이 기판에서는 스토리지 캐패시터의 전극을 투명한 도전 물질로 형성하여 캐패시터의 축전용량을 증가시키면서도 개구율이 저하되는 것을 방지할 수 있다.

이에 따라, 스토리지 캐패시터의 용량이 증가되므로 전압 강하를 감소시켜 화질을 향상시킬 수도 있다.

이때, 컬러필터를 어레이 기판 상에 형성할 경우에는 오정렬을 방지할 수 있으므로 개구율을 더욱 향상시킬 수도 있으며, 액티브층과 소스 및 드레인 전극을 동일한 사진 식각 공정으로 형성하여 공정수를 감소시킬 수 있다.

### (57) 청구의 범위

#### 청구항 1

절연 기판;

상기 절연 기판 상에 교차하여 화소 영역을 정의하는 게이트 배선과 데이터 배선;

상기 게이트 배선 및 데이터 배선에 연결된 스위칭 소자인 박막 트랜지스터;

상기 게이트 배선과 데이터 배선 및 박막 트랜지스터 상부의 보호층;

상기 보호층 상부에 투명 도전 물질로 이루어지고, 상기 게이트 배선과 연결되어 있는 캐패시터 전극;

상기 캐패시터 전극을 덮고 있는 오버코트층;

상기 오버코트층 상부의 화소 영역에 투명 도전 물질로 이루어지고 상기 박막 트랜지스터와 연결되며, 상기 캐패시터 전극과 중첩하는 화소 전극

을 포함하는 액정 표시 장치용 어레이 기판.

#### 청구항 2

제 1 항에 있어서,

상기 보호층은 적, 녹, 청의 색이 상기 화소 전극에 대응하여 순차적으로 배열되는 컬러필터로 이루어진 액정 표시 장치용 어레이 기판.

#### 청구항 3

제 1 항과 제 2 항 중의 어느 한 항에 있어서,

상기 캐패시터 전극은 인듐-틴-옥사이드와 인듐-징크-옥사이드 중의 어느 하나로 이루어진 액정 표시 장치용 어레이 기판.

#### 청구항 4

제 3 항에 있어서,

상기 오버코트층은 상기 보호층 및 상기 게이트 절연막과 함께 상기 캐패시터 전극 및 상기 게이트 배선의 일부를 드러내는 콘택홀을 포함하며, 상기 콘택홀 상부에 상기 캐패시터 전극 및 상기 게이트 배선과

접촉하는 도전 패턴을 더 포함하는 액정 표시 장치용 어레이 기판.

#### 청구항 5

제 4 항에 있어서,

상기 도전 패턴은 상기 화소 전극과 같은 물질로 이루어진 액정 표시 장치용 어레이 기판.

#### 청구항 6

기판을 구비하는 단계;

상기 기판 상에 게이트 배선 및 게이트 전극을 형성하는 단계;

상기 게이트 배선 및 게이트 전극 상부에 게이트 절연막을 형성하는 단계;

상기 게이트 전극 상부의 상기 게이트 절연막 상에 액티브층 및 오믹 콘택층을 형성하는 단계

상기 오믹 콘택층 상부에 소스 및 드레인 전극과 데이터 배선을 형성하는 단계;

상기 데이터 배선 상부에 보호층을 형성하는 단계;

상기 보호층 상부에 투명 도전 물질로 이루어진 캐패시터 전극을 형성하는 단계;

상기 캐패시터 전극 상부에 위치하며, 상기 보호층 및 상기 게이트 절연막과 함께 상기 드레인 전극을 드러내는 제 1 콘택홀과 상기 캐패시터 전극 및 상기 게이트 배선을 드러내는 제 2 콘택홀을 가지는 오버코트층을 형성하는 단계;

상기 오버코트층 상부에 투명 도전 물질로 이루어지고, 상기 제 1 콘택홀을 통해 상기 드레인 전극과 연결되며 상기 캐패시터 전극과 중첩하는 화소 전극, 그리고 상기 제 2 콘택홀을 통해 상기 캐패시터 전극 및 상기 게이트 배선에 연결되는 도전 패턴을 형성하는 단계

를 포함하는 액정 표시 장치용 어레이 기판의 제조 방법.

#### 청구항 7

제 6 항에 있어서,

상기 보호층은 적, 녹, 청의 색이 상기 화소 전극에 대응하여 순차적으로 배열되는 컬러필터로 이루어진 액정 표시 장치용 어레이 기판의 제조 방법.

#### 청구항 8

제 6 항과 제 7 항 중의 어느 한 항에 있어서,

상기 액티브층과 상기 오믹 콘택층을 형성하는 단계는 상기 데이터 배선을 형성하는 단계와 동일한 사진 식각 공정에서 이루어지는 액정 표시 장치용 어레이 기판의 제조 방법.

#### 청구항 9

제 8 항에 있어서,

상기 사진 식각 공정은 감광막을 이용하여 노광 및 현상, 식각하는 공정을 포함하며, 상기 노광 공정에 이용되는 마스크는 상기 소스 및 드레인 전극의 사이에 대응하는 부분에 다수의 슬릿 패턴을 가지는 액정 표시 장치용 어레이 기판의 제조 방법.

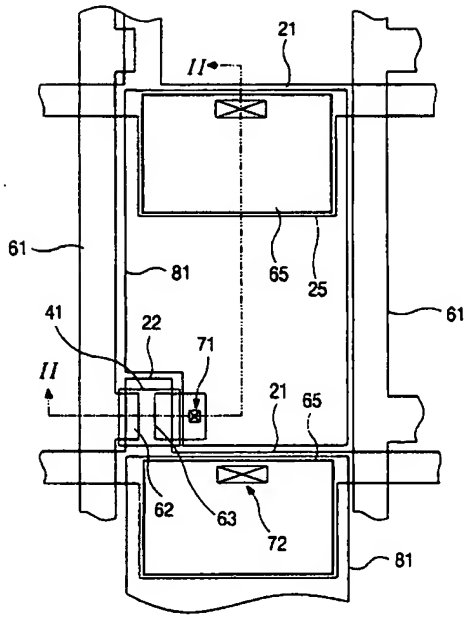
#### 청구항 10

제 8 항에 있어서,

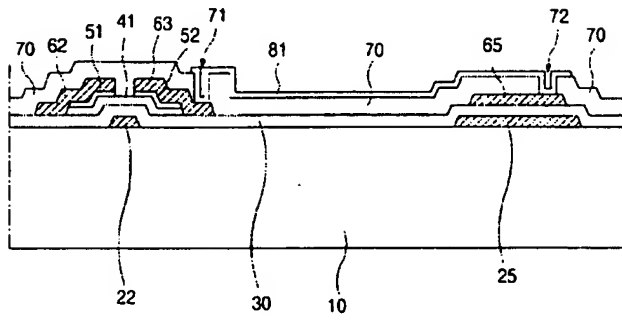
상기 사진 식각 공정은 감광막을 이용하여 노광 및 현상, 식각하는 공정을 포함하며, 상기 노광 공정에 이용되는 마스크는 상기 소스 및 드레인 전극의 사이에 대응하는 부분에 반투과막을 가지는 액정 표시 장치용 어레이 기판의 제조 방법.

도면

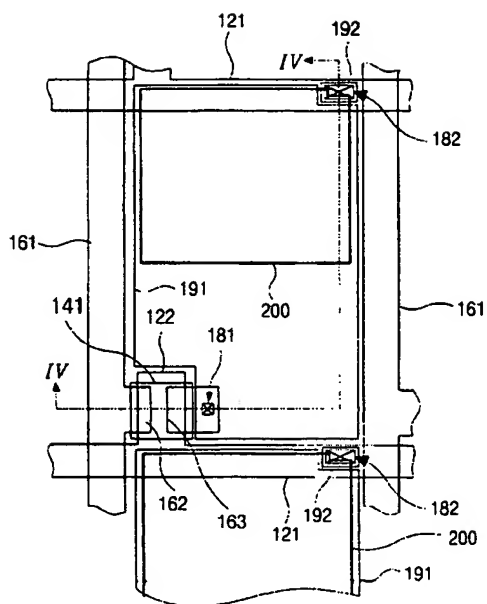
도면1



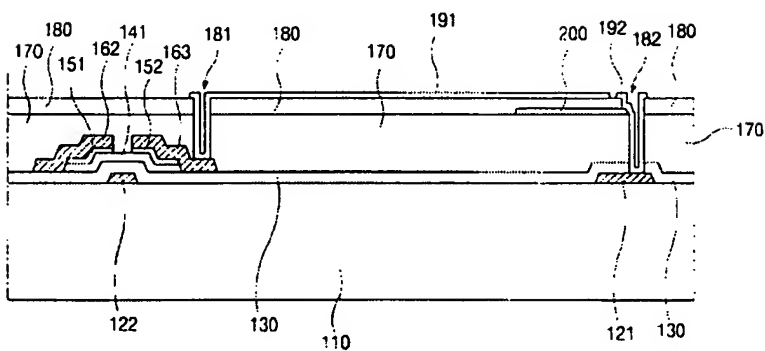
도면2



도면3



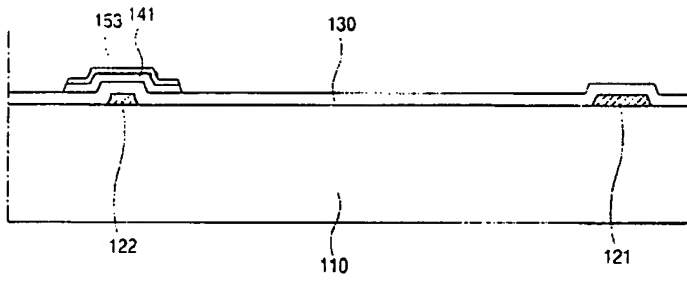
도면4



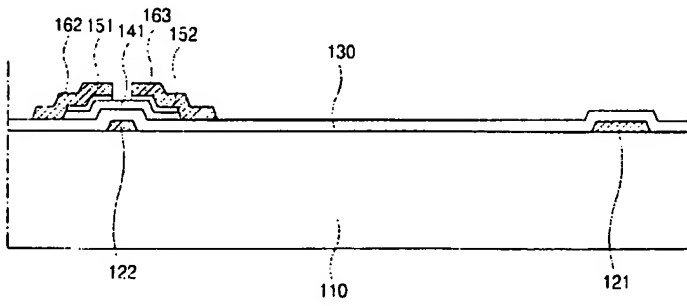
도면5a



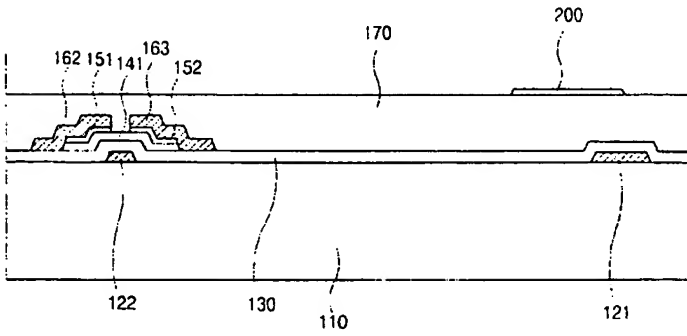
도면5b



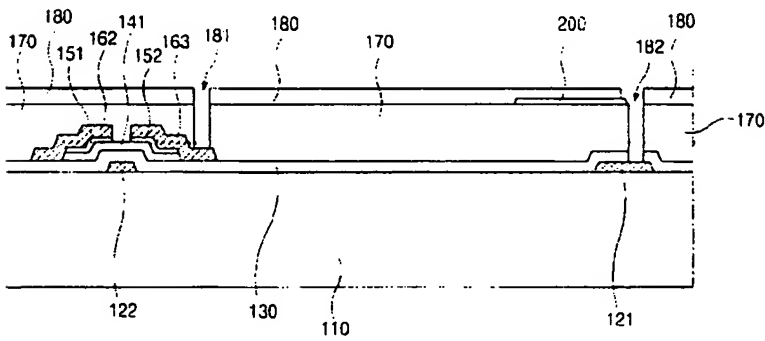
도면5c



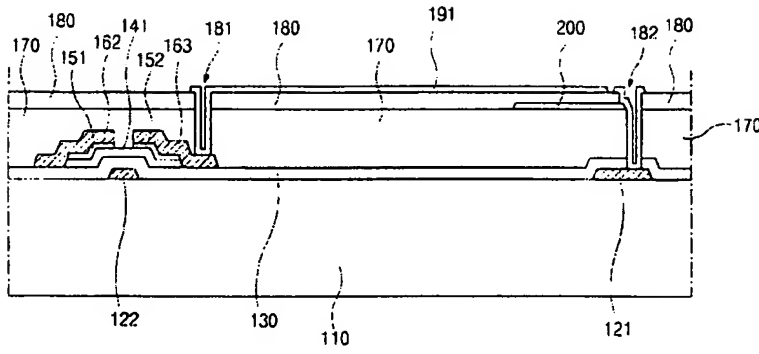
도면5d



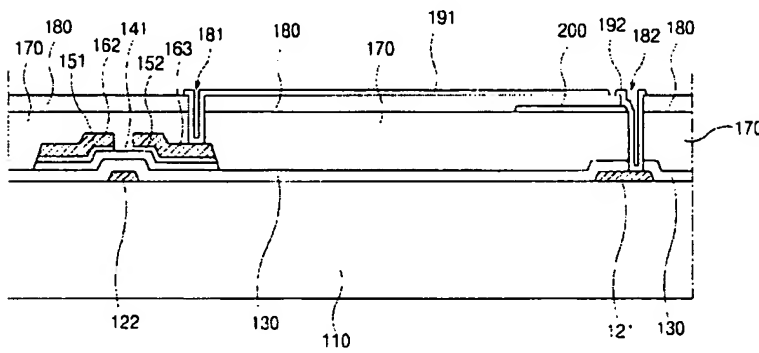
도면5e



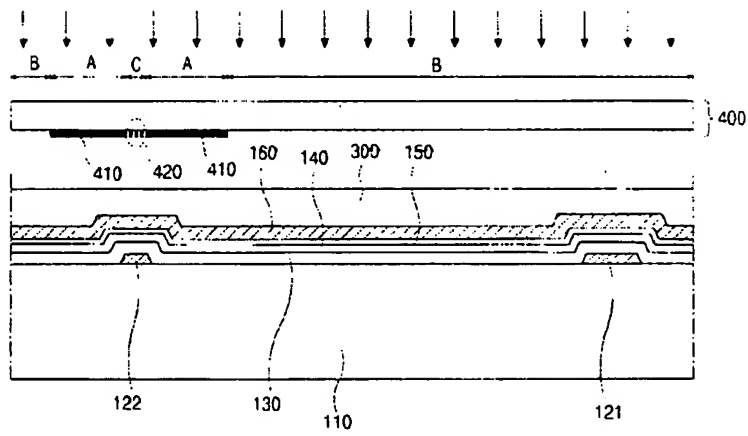
도면5f



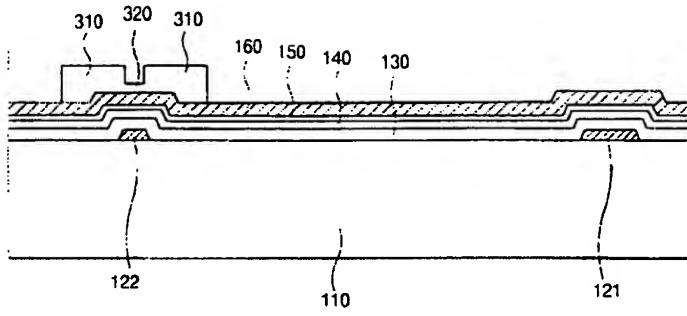
도면6



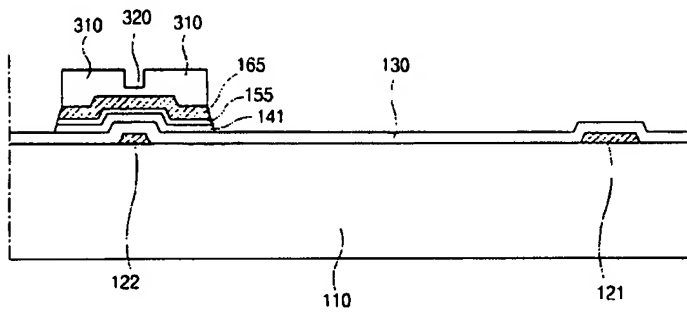
도면7a



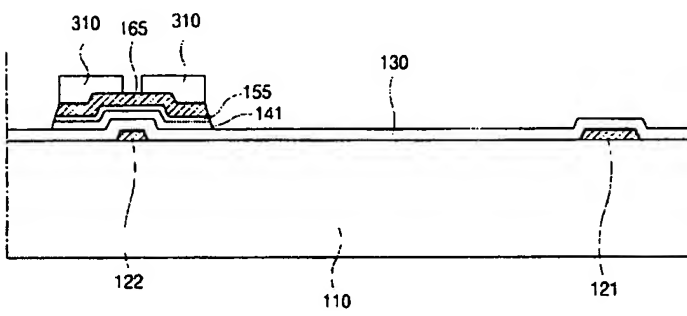
도면7b



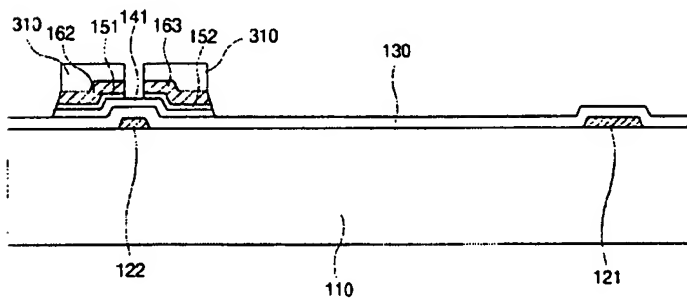
도면7c



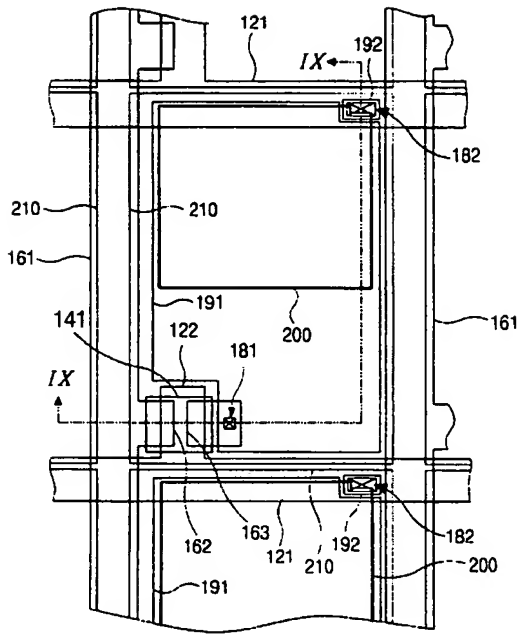
도면7d



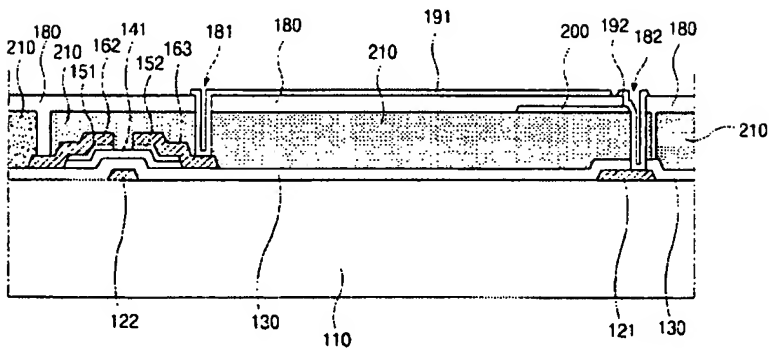
도면7e



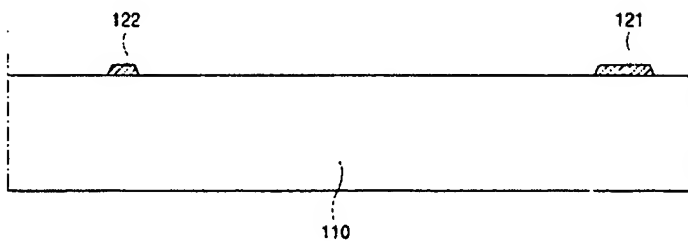
도면8



도면9

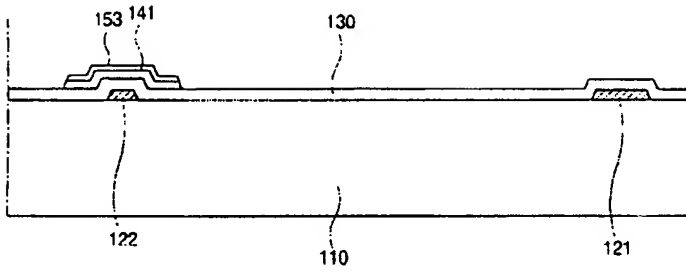


도면 10a

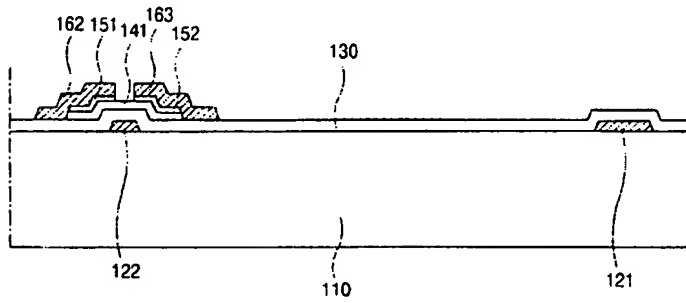




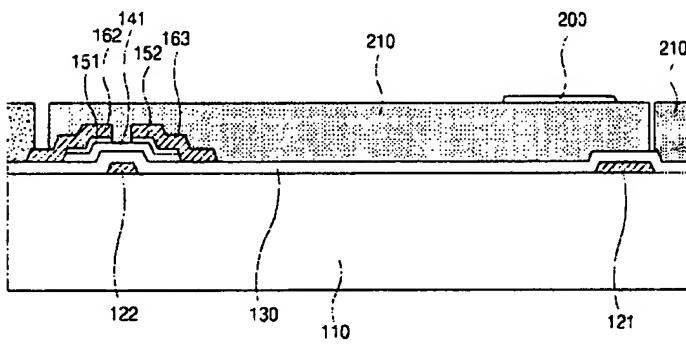
도면 10b



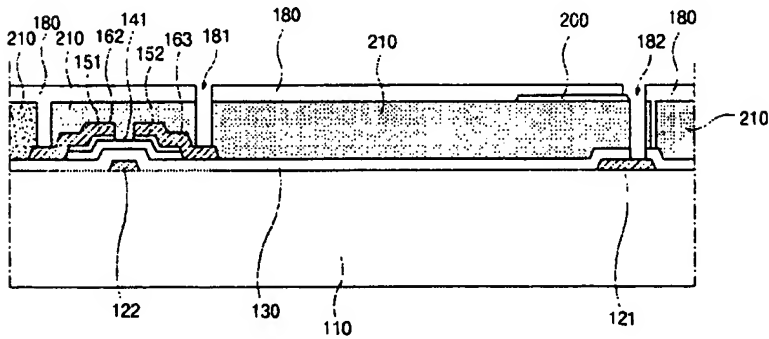
도면 10c



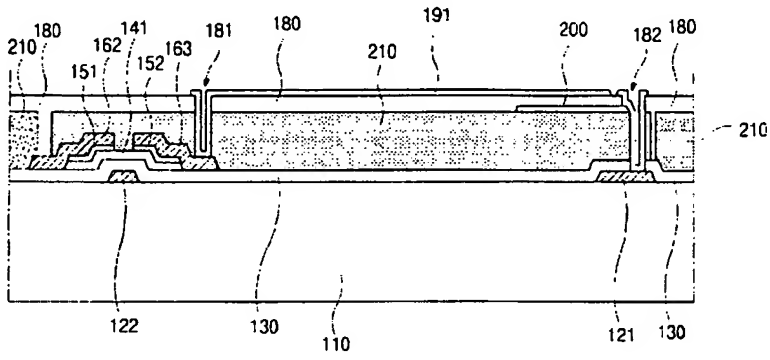
도면 10d



도면 10e



도면 10f



도면 11

